



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11167861 A**(43) Date of publication of application: **22 . 06 . 99**(51) Int. Cl. **H01J 9/02**(21) Application number: **09334225**(71) Applicant: **FUJITSU LTD**(22) Date of filing: **04 . 12 . 97**(72) Inventor: **SASAKA MASAOKI**(54) **FORMATION OF DIELECTRIC LAYER OF PLASMA DISPLAY PANEL**

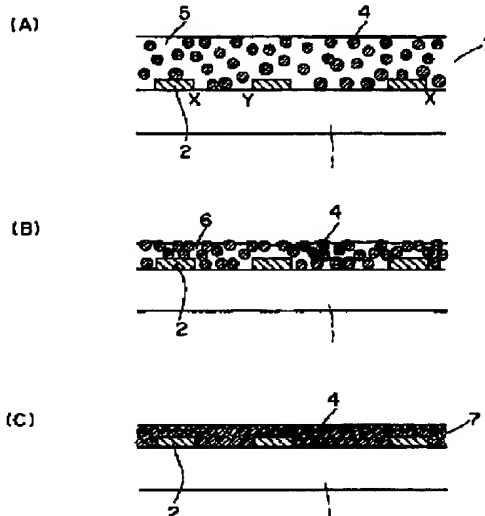
obtained.

COPYRIGHT: (C)1999,JPO

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To heighten the quality of display by highly precisely forming a dielectric layer in a highly fine PDP(plasma display panel) with a large surface area and high brightness.

**SOLUTION:** A dielectric paste 3 containing a plurality of solid particles 4 of a dielectric material with particle diameter smaller than the thickness of a dielectric layer 7 and a liquid substance 5 is applied to a substrate provided with display electrodes 2 as to cover the display electrodes 2, the liquid substance 5 contained in the dielectric paste 3 is burnt out by firing treatment and only the surface areas of the solid particles 4 are melted to stick a plurality of the solid particles themselves and to form a dielectric layer 7 with a stone wall-like structure comprising the solid particles stuck one another and arranged in rows. Consequently, since the surface of the dielectric layer 7 is made free of projection and flat and the face of each solid particle is made small, void and pin hole formation is suppressed. As a result, abnormal electric discharge due to local electric field intensity decrease can be prevented and excellent display property can be



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-167861

(43)Date of publication of application : 22.06.1999

(51)Int.Cl.

H01J 9/02

(21)Application number : 09-334225

(71)Applicant : FUJITSU LTD

(22)Date of filing : 04.12.1997

(72)Inventor : SASAKA MASAOKI

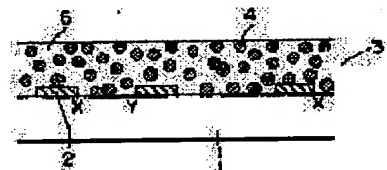
## (54) FORMATION OF DIELECTRIC LAYER OF PLASMA DISPLAY PANEL

### (57)Abstract:

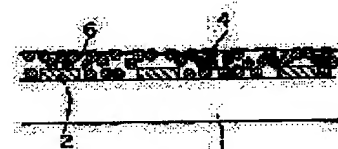
**PROBLEM TO BE SOLVED:** To heighten the quality of display by highly precisely forming a dielectric layer in a highly fine PDP(plasma display panel) with a large surface area and high brightness.

**SOLUTION:** A dielectric paste 3 containing a plurality of solid particles 4 of a dielectric material with particle diameter smaller than the thickness of a dielectric layer 7 and a liquid substance 5 is applied to a substrate provided with display electrodes 2 as to cover the display electrodes 2, the liquid substance 5 contained in the dielectric paste 3 is burnt out by firing treatment and only the surface areas of the solid particles 4 are melted to stick a plurality of the solid particles themselves and to form a dielectric layer 7 with a stone wall-like structure comprising the solid particles stuck one another and arranged in rows. Consequently, since the surface of the dielectric layer 7 is made free of projection and flat and the face of each solid particle is made small, void and pin hole formation is suppressed. As a result, abnormal electric discharge due to local electric field intensity decrease can be prevented and excellent display property can be obtained.

(A)



(B)



(C)



### LEGAL STATUS

[Date of request for examination] 15.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-167861

(43) 公開日 平成11年(1999) 6月22日

(51) Int.Cl.<sup>6</sup>

H 0 1 J 9/02

識別記号

F I

H 0 1 J 9/02

F

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平9-334225

(22) 出願日 平成9年(1997)12月4日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 佐坂 正明

鹿児島県薩摩郡入来町副田5950番地 株式  
会社九州富士通エレクトロニクス内

(74) 代理人 弁理士 井柝 貞一

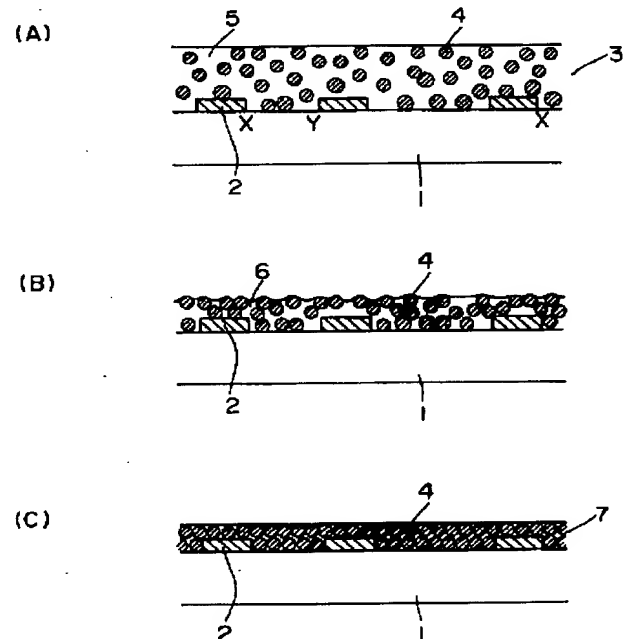
(54) 【発明の名称】 プラズマディスプレイパネルの誘電体層形成方法

(57) 【要約】

【課題】 本発明は、高精細、高輝度の画面PDPにおける誘電体層を精度良く形成することのできるPDPの誘電体層形成方法を提供することで、表示品質を高めることを目的としている。

【解決手段】 表示用電極2を設けた基板上に、誘電体材料からなり誘電体層7の膜厚よりも小径の複数の固形粒子4と液状物質5を含む誘電体ペースト3を、表示用電極2を覆うように塗布し、更に焼成処理を施して誘電体ペースト3に含まれる液状物質5を焼失させると共に、固形粒子4の表面部分のみを溶解させることにより、当該複数の固形粒子同士が固着して整列する石垣構造の誘電体層7を形成することにより、誘電体層7表面の突起をなくし平坦にすると共に、個々の固形粒子の一面が小さくなることから、ボイドやピンホールが発生も抑えることができ、局所的な電界強度低下による異常放電を防止でき、良好な表示特性を得ることが可能となる。

本発明の第1の実施形態に係る誘電体層形成工程図



## 【特許請求の範囲】

【請求項 1】 基板上に設けた表示用電極を誘電体層で被覆してなるプラズマディスプレイパネルの誘電体層形成方法において、

前記表示用電極を設けた基板上に、誘電体材料からなり前記誘電体層の膜厚よりも小径の複数の固形粒子と液状物質を含む誘電体ペーストを、前記表示用電極を覆うように塗布する工程と、

焼成処理を施して前記誘電体ペーストに含まれる液状物質を焼失させると共に、前記固形粒子の表面部分のみを溶解させることにより、当該複数の固形粒子同士が固着して整列する石垣構造の誘電体層を形成する工程とを有することを、

特徴とするプラズマディスプレイパネルの誘電体層形成方法。

【請求項 2】 前記請求項 1 に記載のプラズマディスプレイパネルの誘電体層形成方法において、

前記固形粒子は、誘電体材料を粉砕することで粒子化した後、遠心分離を行なうことにより、重量に応じて分離し、この中から規定以下の重量の粒子を選択することにより得ることを、

特徴とするプラズマディスプレイパネルの誘電体層形成方法。

【請求項 3】 前記請求項 1 又は 2 に記載のプラズマディスプレイパネルの誘電体層形成方法において、前記固形粒子は、略球状に加工されていることを、特徴とするプラズマディスプレイパネルの誘電体層形成方法。

【請求項 4】 前記請求項 1 ないし 3 のいずれかに記載のプラズマディスプレイパネルの誘電体層形成方法において、

前記誘電体ペーストは、さらに前記誘電体層の膜厚よりも小径の光反射性の白色フィラーが含有されていることを、

特徴とするプラズマディスプレイパネルの誘電体層形成方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、放電用の電極上に電荷を蓄積するための誘電体層を有する AC 型のプラズマディスプレイパネルの誘電体層形成方法に関する。

【0002】プラズマディスプレイパネル (PDP) は、大画面化を可能とする表示デバイスとして注目されており、表示品質を高めるために高精細化及び高輝度化の傾向にある。誘電体層は、AC 型の PDP において放電特性に多大な影響を与える構成要素であり、表示品質の向上のためには、誘電体層を精度良く形成することが必要となっている。

## 【0003】

【従来の技術】まず、PDP の基本的な構造を説明す

る。図 3 は、面放電を行なう 3 電極構造の AC 型 PDP の構造を示す断面図である。

【0004】PDP は、種々の処理が施された一対 (前面側と背面側) の基板を放電空間を有するように、貼り合わせて形成するものであり、前面基板 21 は、表示用の面放電を発生させる表示用電極 (サスティン電極ともいう) 22 を有し、これを覆う如く誘電体層 23 が形成されている。そして、誘電体層 23 の表面には酸化マグネシウム等からなる保護膜 24 が被着されている。

【0005】一方、背面基板 25 は、図 3 に示すように、表示のためのアドレス放電を発生させる複数のアドレス電極 26 を有し、これを覆う如く誘電体層 27 が形成されている。また、誘電体層 27 上には、放電領域を区画すると共に放電ギャップを規定する複数の隔壁 28 が形成され、各隔壁 28 間にはカラー表示のための蛍光体 29 が塗られている。

【0006】以下、前面側基板の工程を例に従来の PDP の形成方法を説明する。図 4 は、従来技術に係る誘電体層形成工程図であり、図 3 とは上下が逆になると共に、90 度異なる方向からの断面図を示している。

【0007】まず、ガラス基板 (前面基板) 31 上に面放電を発生させる表示用電極 32 をフォトリソグラフィ技術を用いて形成した後、図 4 (A) に示すように誘電体ペースト 33 をスクリーン印刷により塗布する。

【0008】誘電体ペースト 33 は、誘電体材料からなる固形粒子 34 と、ペースト化させるための液状物質 35 とから構成されるもので、固形粒子 34 は、誘電体材料をボールミルにより粉砕して作るものである。また、液状物質 35 には固形粒子 34 を結合するためのバインダーと粘度を調整する溶剤が含まれている。

【0009】誘電体ペースト 33 を塗布した後、乾燥工程を経ることにより、溶剤を蒸発させて図 4 (B) に示す状態とする。この状態では固形粒子 34 がバインダー 36 により結合されている。

【0010】その後、500℃程度で所定時間焼成を行ない、バインダー 36 を燃焼させることで除去し、石垣構造を作る固形粒子 34 による誘電体層 37 を得る。この時の焼成温度は表示用電極 32 への影響を避けるため、固形粒子 34 を溶解させない程度の温度とする。

【0011】従来使用していた固形粒子 34 は、ボールミルによる粉砕を所定時間行なって形成したものであり、粉砕時間によってその粒径はある程度設定されているが、どうしてもばらつきが生じる。そのため、固形粒子 34 の中には十分に粉砕されず粒径の大きいものが含まれることになる。

【0012】以上のように大粒径の固形粒子 34 が含まれていると、図 4 (C) に示すように、局所的に突起 38 が形成されたり、内部空間となるボイド 39 やピンホール 40 が発生することになる。

【0013】

【発明が解決しようとする課題】最終的に得られる誘電体層 3 7 の膜厚は、単位面積当たり存在する固形粒子 3 4 の量によって決められるが、この膜厚よりも大粒径の固形粒子 3 4 がある場合には、当然その部分に突起 3 8 が形成され、表面の平坦性を悪化させる。

【0 0 1 4】また、固形粒子 3 4 は多面体であり、粒径が大きい場合、その一面が大きくなるため、隣接する固形粒子との間にボイド 3 9 やピンホール 4 0 が発生し易く、誘電体層 3 7 の緻密性を欠くことになる。特に、表示用電極 3 2 と基板間の段差部においては、ボイド 3 9 10 発生の可能性が高い。

【0 0 1 5】上記の如き突起 3 8 及びボイド 3 9、ピンホール 4 0 が発生すると、局所的に電界強度が低下して、異常放電を誘発することになり、良好な表示品質を得るための特性を得ることができない。

【0 0 1 6】特に、近年の高精細化及び高輝度化に伴う表示品質の要求を満足することが困難となっている。本発明は、上記課題を解決して、高精細、高輝度の大画面 PDP における誘電体層を精度良く形成することのできる PDP の誘電体層形成方法を提供することで、表示品質を高めることを目的としている。

【0 0 1 7】

【課題を解決するための手段】上記課題を解決するための本発明は、基板上に設けた表示用電極を誘電体層で被覆してなるプラズマディスプレイパネルの誘電体層形成方法において、前記表示用電極を設けた基板上に、誘電体材料からなり前記誘電体層の膜厚よりも小径の複数の固形粒子と液状物質を含む誘電体ペーストを、前記表示用電極を覆うように塗布する工程と、焼成処理を施して 30 前記誘電体ペーストに含まれる液状物質を焼失させると共に、前記固形粒子の表面部分のみを溶解させることにより、当該複数の固形粒子同士が固着して整列する石垣構造の誘電体層を形成する工程とを有するものである。このように本発明によれば、本発明によれば、小径の固形粒子のみを誘電体ペーストに含有させているため、焼成後の誘電体層表面が平坦になると共に、個々の固形粒子の一面が小さくなることから、ボイドやピンホールの発生も抑えることができる。そのため、局所的な電界強度低下による異常放電を防止でき、良好な表示特性を得ることが可能となる。

【0 0 1 8】また、本発明の PDP の誘電体層形成方法は、固形粒子が、誘電体材料を粉碎することで粒子化した後、遠心分離を行なうことにより、重量に応じて分離し、この中から規定以下の重量の粒子を選択することにより得ることが望ましい。このような本発明によれば、誘電体ペーストに混入する小径の固形粒子を容易に得ることができる。

【0 0 1 9】また、本発明の PDP の誘電体層形成方法は、固形粒子が、略球状に加工されていることが望ましい。このような本発明によれば、より緻密な構造の誘電 50

体層を得ることができ、特性の向上をはかることができる。

【0 0 2 0】また、本発明に PDP の誘電体層形成方法は必要に応じて、誘電体ペーストを、誘電体層の膜厚よりも小径の光反射性の白色フィラーを含有させるものとする。このような本発明によれば、反射光の防止を必要とする背面側基板への適用が可能となる。

【0 0 2 1】

【発明の実施の形態】（本発明の第 1 の実施形態）以下、本発明の第 1 の実施形態を図 1 を参照しながら説明する。図 1 は、第 1 の実施形態に係る誘電体層形成工程図であり、3 電極構造の AC 型 PDP の前面側基板を例にするものである。

【0 0 2 2】まず、前面側のガラス基板 1 上に表示用電極 2 をフォトリソグラフィ技術により形成する。表示用電極 2 は、幅広の透明電極上の一部に幅狭のバス電極を形成するものであり、一対 (X, Y) の電極に電圧を印加することにより面放電を発生させるものである。

【0 0 2 3】その後、表示用電極 2 を覆うようにガラス基板 1 上に誘電体ペースト 3 をスクリーン印刷により塗布する。図 1 (A) に示すように、誘電体ペースト 3 は、誘電体材料であるガラス粒子 4 と液状物質 5 とから構成されている。

【0 0 2 4】ガラス粒子 4 は、誘電性ガラスをボールミルにより所定時間粉碎し、粉碎状態のガラスを遠心分離機にかけることで分離して、形成すべき誘電体層の膜厚より小径のものだけを選定したものである。

【0 0 2 5】また、液状物質 5 は、ガラス粒子 4 を結合するためのバインダーと、ペーストの粘度を調整する溶剤とを含んでおり、一般的な混練機によって混練することで、ガラス粒子 4 が均等に存在する状態にしている。

【0 0 2 6】このような誘電体ペースト 3 を塗布した後、これを乾燥せしめることにより、誘電体ペースト 3 に含まれる溶剤を蒸発させて、ガラス粒子 4 がバインダー 6 によって結合された図 1 (B) の状態とする。

【0 0 2 7】そして、焼成処理によりバインダー 6 を燃焼させることで除去し、図 1 (C) に示す如き誘電体層 7 を得る。本実施形態では、可視光（蛍光体の発光）を透過させる必要があるため、誘電体層 7 はガラス基板 1 と同様透明である。

【0 0 2 8】焼成処理は、バインダー 6 を燃焼させる 350 度程度の第 1 加熱処理と、ガラス粒子 4 の表面部分のみを溶解させて、ガラス粒子同士を固着する 500 度程度の第 2 加熱処理とからなる。この焼成温度は、誘電体材料が熔融して表示用電極 2 と融合しない温度に設定している。

【0 0 2 9】小径のガラス粒子 4 は、ミクロ的にみれば角のある多面体であるが、それぞれの面は小さく、マクロ的にはほぼ球状である。また、遠心分離機により粒径を選定しているため、図 1 (C) に示すように、固形粒

子が均等に整列する表面が平坦（表面粗さが  $1\mu\text{m}$  以下）で緻密な石垣構造を形成することができる。従って、局所的な突起やボイド、ピンホールの発生を抑えることができ、精度の良い誘電体層 7 を形成することが可能となる。

【0030】ガラス粒子 4 の単位面積当たりの量は、誘電体層 7 が  $10\mu\text{m}$  程度になるように設定されており、誘電体ペースト 3 に含有させるガラス粒子 4 の粒径は、 $4\sim 6\mu\text{m}$  としている。

【0031】この後、図示していないが、誘電体層 7 上に酸化マグネシウムからなる保護膜を蒸着によって形成して、前面側基板を完成させる。この前面側基板を、別に形成する背面側基板と放電空間を介して貼り合わせることで、図 3 に示す如き PDP を完成させる。

【0032】（本発明の第 2 の実施形態）第 1 の実施形態では、前面側基板における誘電体層形成を説明したが、背面側基板においても、電極上に誘電体層を有する構成は同じであるため、本発明を適用することができる。

【0033】図 3 に示すように、背面のガラス基板 25 上には、アドレス放電を発生するためのアドレス電極 26 が形成され、アドレス電極 26 を覆うように誘電体層 27、更に放電領域を画定するための隔壁 28、蛍光体 29 が順次形成されている。蛍光体 29 は、放電により発生する紫外線によって可視光を発生し、これが前面側基板より見えることで画像となる。

【0034】背面側の誘電体層 27 においては、蛍光体層 29 を透過する光を反射させる構造にすることにより、表示の輝度を確保する必要がある。そこで、背面側の誘電体層 27 には光反射性の白色フィラーを含有させる。この例を以下に説明する。

【0035】図 2 は、第 2 の実施形態に係る誘電体層形成工程図である。まず、背面側のガラス基板 11 上にアドレス電極 12 をフォトリソグラフィ技術により形成する。アドレス電極 12 は、電圧を印加することにより表示用電極との間においてアドレス放電を発生する。

【0036】その後、アドレス電極 12 を覆うようにガラス基板 11 上に誘電体ペースト 13 をスクリーン印刷により塗布する。図 2 (A) に示すように、誘電体ペースト 13 は、誘電体材料であるガラス粒子 14 と白色フィラー 15 及び液状物質 16 とから構成されている。

【0037】ガラス粒子 14 は、誘電性ガラスをボールミルにより所定時間粉碎し、粉碎状態のガラスを遠心分離機にかけることで分離して、小径のものだけを選定したものである。また、白色フィラー 15 は、白く着色した絶縁材料をやはりボールミルにより粉碎し、遠心分離機にかけることで分離して、小径のものだけを選定したものである。

【0038】更に、液状物質 16 は、ガラス粒子 14 及び白色フィラー 15 を結合するためのバインダーと、ペ

ーストの粘度を調整する溶剤とを含んでおり、一般的な混練機によって混練することで、ガラス粒子 14 及び白色フィラー 15 が均等に存在する状態にしている。

【0039】このような誘電体ペースト 13 を塗布した後、これを乾燥せしめることにより、誘電体ペースト 13 に含まれる溶剤を蒸発させて、ガラス粒子 14 及び白色フィラー 15 がバインダー 17 によって結合された図 2 (B) の状態とする。そして、焼成処理によりバインダー 17 を燃焼させることで除去し、図 2 (C) に示す如き誘電体層 18 を得る。本実施形態においては、白色フィラー 15 が含まれているため、誘電体層 18 は全体的に白濁して、光を反射させる状態となる。

【0040】焼成処理は、第 1 の実施形態と同様、バインダー 17 を燃焼させる  $350$  度程度の第 1 加熱処理と、ガラス粒子 14 及び白色フィラー 15 の表面部分のみを溶解させて、ガラス粒子及び白色フィラーを固着する  $500$  度程度の第 2 加熱処理とからなる。この焼成温度は、誘電体材料が熔融してアドレス電極 12 と融合しない温度に設定している。

【0041】小径のガラス粒子 14 及び白色フィラー 15 は、ミクロ的にみれば角のある多面体であるが、それぞれの面は小さく、マクロ的にはほぼ球状である。また、遠心分離機により粒径を選定しているため、図 2 (C) に示すように、均等に整列する石垣構造を形成することができる。

【0042】本実施形態によれば、局所的な突起やボイド、ピンホールがなく表示特性に優れると共に、可視光を反射することにより表示輝度を高めることのできる白濁した誘電体層を得ることができる。このような背面側基板は、前面側基板と放電空間を介して貼り合わせられ

ことで、図 3 に示す如き PDP を完成させる。

【0043】以上、説明した第 1 の実施形態による前面側基板と、第 2 の実施形態による背面側基板とを組み合わせることで、より表示品質の良好な PDP を得ることが可能となる。また、誘電体ペーストの塗布方法は、スクリーン印刷に限定されることなく、ローラコーターを用いる厚膜塗布法等でも良い。

【0044】

【発明の効果】本発明のプラズマディスプレイパネルの誘電体層形成方法によれば、選択される小径の固形粒子のみを誘電体ペーストに含有させているため、焼成後の誘電体乾燥膜表面が平坦になると共に、個々の固形粒子の一边が短くなることから、ボイドやピンホールの発生も抑えることができる。

【0045】そのため、局所的な電界強度低下による異常放電を防止でき、良好な表示特性を得ることが可能となる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に係る誘電体層形成工程図である。

【図 2】本発明の第 2 の実施形態に係る誘電体層形成工程図である。

【図 3】プラズマディスプレイパネル構造を示す断面図である。

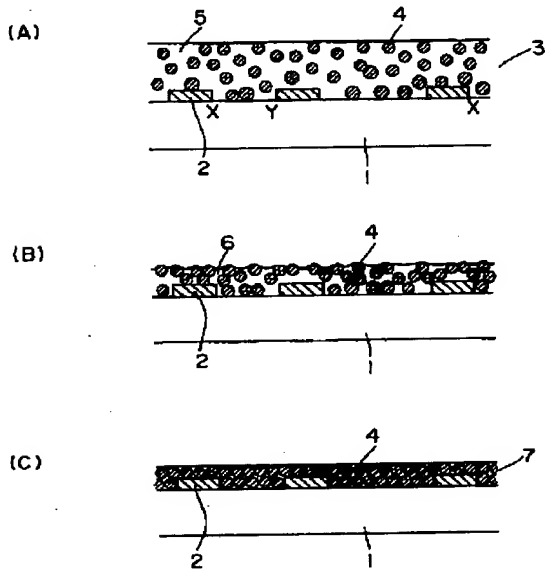
【図 4】従来技術に係る誘電体層形成工程図である。

【符号の説明】

- 1 前面側ガラス基板  
1 1 背面側ガラス基板

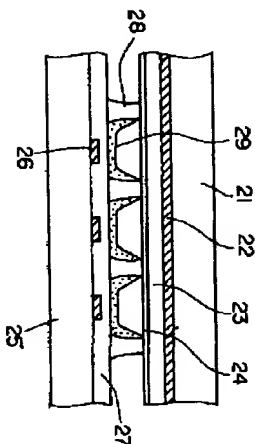
【図 1】

本発明の第 1 の実施形態に係る誘電体層形成工程図



【図 3】

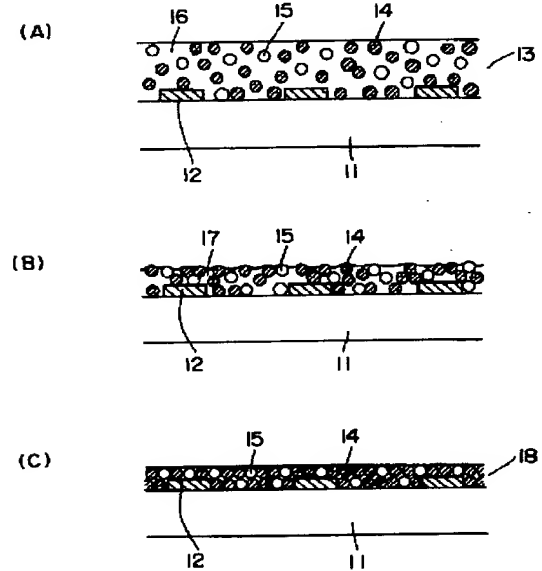
プラズマディスプレイパネル構造を示す断面図



- 2 表示用電極  
1 2 アドレス電極  
3, 1 3 誘電体ペースト  
4, 1 4 ガラス粒子  
1 5 白色フィラー  
5, 1 6 液状物質  
6, 1 7 バインダー  
7, 1 8 誘電体層

【図 2】

本発明の第 2 の実施形態に係る誘電体層形成工程図





【図 4】

従来技術に係る誘電体層形成工程図

